



(12) 发明专利申请

(10) 申请公布号 CN 104992901 A

(43) 申请公布日 2015. 10. 21

(21) 申请号 201510261174. 8

(22) 申请日 2011. 06. 02

(30) 优先权数据

61/350, 765 2010. 06. 02 US

(62) 分案原申请数据

201180037944. 0 2011. 06. 02

(71) 申请人 NCC 纳诺责任有限公司

地址 美国得克萨斯州

(72) 发明人 K·A·施罗德 R·P·文茨

(74) 专利代理机构 北京市中咨律师事务所

11247

代理人 牛南辉 杨晓光

(51) Int. Cl.

H01L 21/268(2006. 01)

H01L 21/336(2006. 01)

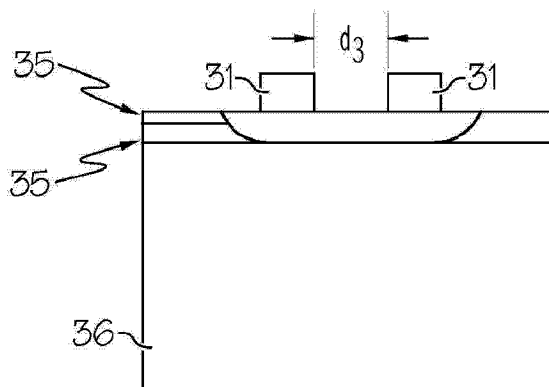
权利要求书1页 说明书5页 附图4页

(54) 发明名称

用于提供在低温衬底上的薄膜的横向热处理方法

(57) 摘要

本发明涉及用于提供在低温衬底上的薄膜的横向热处理方法。公开了一种用于以选择性方式热处理最小化吸收薄膜的方法。构图热接触薄膜的两个紧邻的吸收痕。使用脉冲辐射源加热两个吸收痕,并且通过在两个吸收痕之间的传导热处理薄膜。此方法可用于制造薄膜晶体管(TFT),在其中薄膜是半导体并且吸收器是TFT的源极和漏极。



1. 一种用于热处理极薄膜的方法,所述方法包括:
邻近极薄膜构图两个吸收痕,其中所述两个吸收痕由金属构成,其中所述极薄膜位于衬底的顶上;
用至少一个电磁脉冲辐射所述两个吸收痕以加热所述两个吸收痕;以及
允许来自所述两个吸收痕的热来热处理所述极薄膜。
2. 根据权利要求 1 的方法,其中所述衬底具有小于 450℃ 的最大加工温度。
3. 根据权利要求 1 的方法,其中所述两个吸收痕由比所述极薄膜更多地吸收所述电磁脉冲的材料构成。
4. 根据权利要求 1 的方法,其中所述方法还包括邻近所述极薄膜提供热传播层。
5. 根据权利要求 1 的方法,其中从闪光灯提供所述电磁脉冲。
6. 根据权利要求 1 的方法,其中从定向等离子体弧提供所述电磁脉冲。
7. 根据权利要求 1 的方法,所述两个吸收痕彼此没有直接接触。
8. 根据权利要求 5 的方法,其中所述方法还包括在所述热传播层和所述衬底之间提供高温、低热导率膜。
9. 一种用于制造薄膜晶体管的方法,所述方法包括:
邻近极薄膜构图两个吸收痕,其中所述两个吸收痕由金属构成,其中所述极薄膜位于衬底的顶上;
用至少一个电磁脉冲辐射所述两个吸收痕以加热所述两个吸收痕,以及允许来自所述两个吸收痕的热来热处理所述极薄膜;
在所述两个吸收痕和所述极薄膜上沉积介质层;以及
通过在所述介质层的顶上沉积导电痕而形成栅极。
10. 根据权利要求 9 的方法,其中所述衬底具有小于 450℃ 的最大加工温度。
11. 根据权利要求 9 的方法,其中所述两个吸收痕由比所述极薄膜更多地吸收所述电磁脉冲的材料构成。
12. 根据权利要求 9 的方法,其中所述方法还包括邻近所述极薄膜提供热传播层。
13. 根据权利要求 12 的方法,其中所述方法还包括在所述热传播层和所述衬底之间提供高温、低热导率膜。
14. 根据权利要求 9 的方法,其中从闪光灯提供所述电磁脉冲。
15. 根据权利要求 9 的方法,其中从定向等离子体弧提供所述电磁脉冲。
16. 根据权利要求 10 的方法,所述两个吸收痕彼此没有直接接触。

用于提供在低温衬底上的薄膜的横向热处理方法

[0001] 本申请是申请日为 2011 年 6 月 2 日、申请号为 201180037944.0、名称为“用于提供在低温衬底上的薄膜的横向热处理方法”的专利申请的分案申请。

[0002] 相关申请的交叉引用

[0003] 基于 35 U.S.C. § 119(e)(1), 本申请基于并要求 2010 年 6 月 2 日提交的在临时申请号 61/350,765 的优先权, 在此引入其整个内容作为参考。

技术领域

[0004] 本发明一般地涉及用于固化衬底上的薄膜的方法, 更具体地, 涉及用于热处理在低温衬底上的薄膜的方法。

背景技术

[0005] 一般地, 热处理包括烧结、退火、固化、干燥、结晶、聚合、化学反应激发以及调制、掺杂剂驱入、除气等等。半导体薄膜的热处理典型地在高温环境中进行。例如, 非晶硅(a-Si) 在 1100°C 退火而硅纳米颗粒膜在 900°C 下烧结。因此, 用于处理半导体薄膜高温要求通常需要使用如烧结的陶瓷或者石英的高温衬底作为承载半导体薄膜的衬底选择。

[0006] 更不必说, 因为成本相对低廉, 更期望使用如硅酸硼或者碱石灰的低温衬底作为用于负载半导体薄膜的衬底选择。更期望的衬底材料是塑料(即, 聚碳酸酯, 聚酰亚胺、PET、PEN 等等) 或者纸, 因为它们的成本更低。

[0007] 然而, 使用可以提供平衡工艺的如炉的设备对于在低温衬底上的半导体薄膜的热处理不是可行的选择。这是因为, 退火和烧结大部分半导体薄膜(如果不是全部) 要求的温度, 明显高于如聚酰亚胺和 PET 的低温衬底的最大加工温度, 该加工温度分别为约 450°C 和 150°C。

[0008] 本公开提供了一种用于热处理在低温衬底上的薄膜的方法。

发明内容

[0009] 根据本发明的优选实施例, 间隔开的两个吸收痕与位于衬底的顶上的薄膜热接触。利用脉冲辐射加热两个吸收痕, 并且来自两个吸收痕的热随后在薄膜的平面内传导到两个吸收痕之间的薄膜以热处理薄膜。

[0010] 上述工艺可以用于制造薄膜晶体管(TFT)。例如, 可以由金属或者陶瓷构成的两个吸收痕被用来形成 TFT 的源极和漏极并且半导体薄膜被用来形成 TFT 的有源沟道。

[0011] 在随后的详细描述中将明白本发明的所有特点和优点。

附图说明

[0012] 当联系附图阅读时, 通过参考示出的实施例的详细描述, 将更好地理解本发明本身以及使用的优选模式、另外的目标及其优点, 其中:

[0013] 图 1a-1b 示出了根据本发明的一个实施例的热处理薄膜的方法;

- [0014] 图 2a-2b 示出了根据本发明的另一个实施例的热处理薄膜的方法；
- [0015] 图 3a-3b 示出了根据本发明的一个实施例的热处理在低温衬底上的极薄膜的方法；
- [0016] 图 4 示出了通过本发明的方法制造的薄膜晶体管 (TFT)；
- [0017] 图 5 示出了硅酸硼玻璃上的 e- 束涂覆的非晶硅在暴露于脉冲辐射之前和之后的拉曼谱；
- [0018] 图 6 是示出了本发明的脉冲辐射横向热处理方法的选择性的图；以及
- [0019] 图 7 示出了来自图 4 的 TFT 的漏极电流对漏极 - 源极电压的图。

具体实施方式

[0020] 当使用脉冲辐射热处理技术以热处理衬底上的薄膜时,从闪光灯、定向等离子体弧 (DPA)、激光器、微波、感应加热器或者电子束发射的脉冲辐射具有优先加热在其衬底上的薄膜的能力。另外,因为衬底的热容量远高于薄膜的热容量,并且加热的时间远短于衬底的热平衡时间,所以衬底可以用作热沉以在热处理之后迅速快速冷却薄膜。

[0021] 虽然脉冲辐射热处理允许薄膜被加热到比衬底在热平衡处正常承受的温度更高的温度,但是这样的热处理技术一般地依赖于薄膜吸收用于加热薄膜的辐射的能力。因此,当薄膜很薄和 / 或有点透明时,很难用脉冲辐射热处理技术直接热处理极薄膜,因为极薄膜典型地吸收很少的辐射。因此,要求一种改善的方法以热处理极薄膜。

[0022] 现在参考附图,具体地参考图 1a-1b,根据本发明的一个实施例,示出了用于在极薄膜上提供脉冲辐射热处理的方法。首先,通过公知的真空技术在衬底 14 上沉积极薄膜 12。极薄膜 12 还可以涂覆或者印刷到衬底 14 上。极薄膜 12 可以是完全致密的膜或者颗粒膜。极薄膜 12 的厚度优选小于 10 微米。下一步,在极薄膜 12 的顶上沉积吸收痕 11 以形成薄膜叠层 10,如图 1a 所示。优选由对脉冲辐射的吸收比极薄膜 12 更高的材料制造吸收痕 11。吸收痕 11 的实例包括金属或者陶瓷。

[0023] 当通过光源 15 瞬间辐射 (即,通过脉冲辐射) 薄膜叠层 10 时,优选在极薄膜 12 之前加热吸收痕 11。光源 15 可以是闪光灯、定向等离子体弧 (DPA)、激光器、微波产生器、感应加热器或者电子束。作为结果,通过热的吸收痕 11 热处理位于吸收痕 11 之下面以及邻接吸收痕的极薄膜 12 和衬底 14 中的区域 (阴影区域),如图 1b 所示。热处理的在极薄膜 12 内的距离 d_1 可以是几十微米。

[0024] 现在参考图 2a-2b,根据本发明的另一个实施例,示出了用于在极薄膜上提供脉冲辐射热处理的方法。首先,通过公知的真空技术在衬底 24 上沉积极薄膜 23。极薄膜 23 还可以涂覆或者印刷到衬底 24 上。极薄膜 23 可以是完全致密的膜或者颗粒膜。极薄膜 23 的厚度优选小于 10 微米。下一步,在极薄膜 23 上沉积吸收痕 21、22 以形成薄膜叠层 20,如图 2a 所示。类似于图 1a 中的吸收痕 11,优选由对脉冲辐射的吸收比极薄膜 23 更高的材料制造吸收痕 21、22。吸收痕 21、22 的实例包括金属或者陶瓷。

[0025] 虽然示出了在极薄膜 23 顶上形成吸收痕 21、22,替代地吸收痕 21、22 可以在极薄膜 23 之下形成。

[0026] 一旦暴露到来自光源 25 的脉冲辐射,优先加热在极薄膜 23 之上的吸收痕 21、22。然后,来自吸收痕 21、22 的热量传导到吸收痕 21、22 之下和 / 或附近的极薄膜 23 的区域,

如图 2b 所示。在图 2b 中,位于吸收痕 21、22 之间的极薄膜 23 中的区域 d_2 被热处理。可以在吸收痕 21 和 22 之间热处理的间隙距离(即,区域 d_2)一般地大于图 1b 中的 d_1 ,因为其为通过两个吸收痕 21、22 传导的热量的重叠,并且优选小于 100 微米。另外,因为在位于吸收痕 21 和 22 之间的极薄膜 23 中的区域通过从两个吸收痕 21、22 传导的重叠的热量热处理,极薄膜 23 的热处理倾向于比仅邻近一个吸收痕的薄膜区域更均匀(例如,在图 1b 中)。

[0027] 图 1a-1b 中的衬底 14 和图 2a-2b 中的衬底 24 优选是高温衬底。然而,通过在施加吸收痕之前或者之后施加热传播膜,还可以在低温衬底(即,最大加工温度为 150°C 或更低)上执行极薄膜的热处理。因为热传播膜的导热性高于低温衬底的导热性,所以在吸收痕被加热之后,热量优先在极薄膜和热传播膜而不是低温衬底的平面内传导。热传播膜还用作热阻挡层以保护低温衬底。另外,在极薄膜平面内的优先热传导增加了相对彼此放置吸收痕的距离。作为结果,更低能量的光脉冲可以用于处理极薄膜,因此使得工艺对低温衬底更加温和。热传播膜一般地比极薄膜厚,并且一般地对用于加热吸收痕的光透明。

[0028] 现在参考图 3a-3b,示出了根据本发明的一个实施例的用于热处理在低温衬底上的极薄膜的方法;首先,通过公知的真空技术在衬底 34 上沉积热传播膜 35。热传播膜 35 可以涂覆或者印刷到衬底 34 上。然后,通过公知的真空技术在热传播膜 35 的顶上沉积极薄膜 33。极薄膜 33 还可以涂覆或者印刷到热传播膜 35 上。极薄膜 33 可以是完全致密的膜或者颗粒膜。极薄膜 33 的厚度优选小于 10 微米。下一步,在极薄膜 33 上沉积吸收痕 31、32 以形成薄膜痕 30,如图 3a 所示。类似于图 2a 中的吸收痕 21、22,优选由对脉冲辐射的吸收比极薄膜 33 更高的材料制造吸收痕 31、32。吸收痕 31、32 的实例包括金属或者陶瓷。

[0029] 虽然示出了在极薄膜 33 顶上形成吸收痕 31、32,吸收痕 31、32 可以在极薄膜 33 之下形成。虽然示出了在极薄膜 33 之下形成热传播膜 35,但是可以在极薄膜 33 或者吸收痕 31、32 的顶上形成热传播膜 35。

[0030] 一旦暴露到来自光源 35 的脉冲辐射,优先加热在极薄膜 33 和热传播膜 35 上的吸收痕 31、32。然后,来自吸收痕 31、32 的热传导到在吸收痕 31、32 之下和/或附近的极薄膜 33 和热传播膜 35 的区域,如图 3b 所示。在图 3b 中,位于吸收痕 31、32 之间的极薄膜 33 和热传播膜 35 中的区域 d_3 被热处理。可以在吸收痕 31 和 32 之间热处理的间隙的距离优选小于 100 微米。

[0031] 存在适合做热传播膜 35 的主要材料。对于如 PET 的低温衬底,那些材料可以包括高温聚合物(例如,聚酰亚胺)或者无机涂层,如溅射金属氧化物或者旋涂玻璃(SOG)。对于如聚酰亚胺的高温衬底,用于热传播膜 35 的更合适的材料包括无机涂层,如溅射金属氧化物或者 SOG。优选热传播膜 35 稍微透明,以便保持极薄膜的透明度并且仍允许选择性加热发生。要求的热传播膜 35 的厚度是其热特征、下面的低温衬底的厚度和热特性、极薄膜 33 的期望的处理温度、吸收痕 31、32 的尺寸和间隔以及输入的辐射加热分布的函数。

[0032] 向高温衬底施加热传播膜的一种方法是首先向高温衬底施加具有比高温衬底的热导率更低的热导率的聚合物涂层,然后施加热传播膜。此实践防止热量扩散进入导热衬底并且允许极薄膜被处理。聚合物涂层的另一种选择是使用高温、低热导率无机膜以便其在热处理期间可以经受更高的温度。

[0033] 获得高温、低热导率无机膜的一种方法是通过使用 SOG 并用多孔颗粒加载使得无机膜多孔化。例如,通过使用加载在 SOG 中的硅石气凝胶纳米颗粒制造这样的无机膜。产

生的无机膜表现出约（或者甚至低于）PET（即， $0.24\text{W}/\text{m}\cdot\text{K}$ ）的热导率。因为气凝胶颗粒具有 SOG 基质，无机膜比典型的气凝胶膜更耐久。

[0034] 可以通过改变脉冲辐射的功率和长度调谐极薄膜的热处理。可以使用多个脉冲以及调节脉冲重复频率。可以使用脉冲宽度调制改变脉冲的形状以进一步调节加热分布。当脉冲长度比低温衬底的热平衡时间更短时，即，垂直于低温衬底的平面，可以在其中产生更强的热梯度和更高的峰值温度，从而优先加热邻近吸收痕的极薄膜。相对于远离吸收痕的区域，在吸收痕附近的在极薄膜中的温度被更强地增加。另外，脉冲辐射允许峰值处理温度大于衬底的最大平衡加工温度。例如，150 微米厚的 PET 在约 35ms 中达到跨其厚度的热平衡。因此，用 $300\ \mu\text{s}$ 脉冲比用 10ms 脉冲可以产生更强的热处理梯度以及更高的峰值温度而不破坏低温衬底。100ms 脉冲仍能够加热位于吸收痕之间的极薄膜，但是可以保持的峰值温度很接近 150°C 的其最大平衡加工温度。总之，在不破坏低温衬底时，更长的脉冲在极薄膜中获得的最大峰值温度小于短脉冲，但是横向处理长度同样相对更长。因为极薄膜热处理通常是（阿伦纽斯）Arrhenius 性质，即，热处理一般地涉及处理温度乘以时间的指数，处理极薄膜而不破坏低温衬底，更短的脉冲比更长的脉冲更有效。

[0035] 吸收痕的厚度、宽度和间隔以及极薄膜以及底层的厚度和热特性同样对极薄膜在暴露于脉冲辐射之后所见的加热分布有贡献。

[0036] 本发明的方法可以处理没有特定的辐射吸收的极薄膜。这具体与薄膜晶体管（TFT）的制造相关，因为它们的低成本和高性能，其被强烈期望。

[0037] 现在参考图 4，示出了通过上述脉冲辐射热处理技术制造的 TFT40。如所示，薄介质层 44 放置于位于邻接极薄膜 43 的两个吸收痕 41 和 42 的顶上。导电痕 45 位于介质层 44 和吸收痕 41 和 42 的顶上。吸收痕 41, 42 导电并且分别形成 TFT 的源极和漏极。导电痕 45 形成 TFT 的栅极。在被热处理的极薄膜 43 中位于吸收痕 41 和 42 之间的区域是形成 TFT 的有源沟道的半导体。如图 4 中所示，被固化的区域（阴影区域）包括栅极氧化物和栅极。然而，在固化极薄膜 43 之后，栅极氧化物和栅极两者被施加。

[0038] 在吸收痕 41 和 42 之间，极薄膜 43 首先被固化，因此可以在很大的区域上构图（或印刷）源极和漏极，并且甚至在整个衬底 46 上覆盖极薄膜 43。因为固化的半导体一般地具有比未固化时更高的导电性，所以事实上在 TFT 的沟道中的半导体首先被固化，半导体的寄生电容减少。对配准和临界尺寸装置的减小的需要意味着上述 TFT 可以被完全地群体（en mass）印刷。

[0039] 如下描述用于制造如 TFT 40 的 TFT 的方法的实例。当制造 TFT 时，作为半导体，与非晶硅（a-Si）比较更期望微晶硅（ $\mu\text{x-Si}$ ），因为 $\mu\text{x-Si}$ 具有更高的迁移率并且因此能够更快地切换 TFT。通常，沉积 a-Si 接着热处理以将 a-Si 转化为 $\mu\text{x-Si}$ 比直接沉积 $\mu\text{x-Si}$ 更容易。例如，在 $500\ \mu\text{m}$ 硅酸硼晶片上的 200nm 的 a-Si 膜可以通过使用来自 PulseForge@3300 系统（由 NovaCentrix in Austin, Texas 制造）的处于 650V 的阈值电压和 $100\ \mu\text{s}$ 的脉冲长度的光脉冲转化为 $\mu\text{x-Si}$ （用 N_2 净化（purge））。光脉冲具有约 $35\text{kW}/\text{cm}^2$ 的强度，其对应于约 $3.5\text{J}/\text{cm}^2$ 的辐射曝光。

[0040] 现在参考图 5，示出了在暴露到上述光脉冲之前和之后 e- 束溅射涂覆在硅酸硼玻璃上的 200nm a-Si 膜的拉曼谱。通过光脉冲退火 a-Si 膜并且转化为 $\mu\text{x-Si}$ 。光脉冲需要克服 200nm a-Si 覆层仅吸收部分发射光的事实。

[0041] 用金接触源极 / 漏极线构图一致硅酸硼晶片以形成各种宽度 (5-50 μm) 和间隔 (5-50 μm) 的产生的 TFT。所有的痕是 5mm 长。金构图后,接着在硅酸硼晶片上一致散播 (broadcast) 电子束溅射沉积上述 200nm 的 a-Si。然后通过上述 PulseForge@3300 系统在更低的电压下 (即,550V 下 250 μs) 处理硅酸硼晶片。辐射功率为 24kW/cm²,并且辐射曝光是 5.9J/cm²。注意此水平的功率低于上述用于将 a-Si 转换到 $\mu\text{x-Si}$ 的阈值强度。因为金更容易吸收光脉冲,所以更多能量在此位置被吸收。

[0042] 现在参考图 6,其示出了本发明的脉冲辐射热处理方法的选择性。该图示出了在具有两个不同金线对宽度 (50 μm 和 20 μm) 和相同间隔 (50 μm) 的金痕之间的薄硅膜的拉曼谱。该图示出了在 50 μm 痕之间的间隔被转化为 $\mu\text{x-Si}$,然而在 20 μm 宽痕之间的间隔没有转化。类似地,在晶片的剩余部分的硅膜没有转化。此技术仅将在构图的金痕之间的 a-Si 转化为 $\mu\text{x-Si}$ 并且没有其他地方获得自动配准。

[0043] 在获得在吸收痕之间的 a-Si 到 $\mu\text{x-Si}$ 选择性转换之后,可以使用旋涂钛酸锶钡 (BST) 陶瓷作为介质层。此介质材料具有相对高的介电常数 k(300),其允许以低栅极电压向 TFT 的场效应沟道施加高电场。在 BST 栅极介质层上真空沉积银栅极金属以完成 TFT。

[0044] 可以在 TFT 上进行电测试以确定漏极电流是否可以通过施加正栅极电压增强。因为 $\mu\text{x-Si}$ 是轻微的 n 型,正栅极电压应该增强沟道中的电子浓度并且导致增加的漏极电流 (TFT)。

[0045] 现在参考图 7,其示出了表示来自图 4 的 TFT40 的漏极电流 (I_d) 与漏极-源极电压 (V_{ds}) 的图。注意,正栅极电压 (V_{gs})、漏极电流 (I_d) 被增强并且具有对于场效应 TFT 预期的饱和形状。当施加负栅极电压时,在负栅极电压处观察的线性 I-V 特性指示出 TFT40 呈现普通电阻器的特性。此时还了解此现象的原因,但可能是因为来自源极和漏极接触的空穴注入。如果出现,此效应一般通过适宜地掺杂接触区域以“阻止”空穴注入而减少 / 消除。

[0046] 总之,使用具有横向位于金属源极-漏极接触之间的 a-Si 薄膜的脉冲光退火可以将源极-漏极接触之间区域“压阈值”退火到微晶状态。这对于微电子工业具有很大的益处,因为微 (和纳) 晶硅膜具有高载流子迁移率以及其它增强薄膜器件的性能的期望的特征。另外,因为可以仅转化在源极 / 漏极接触之间的区域中的 a-Si,留下 a-Si 的周围区域保持在高电阻非晶状态,因而不要求构图或者隔离以限制如寄生电容的不利影响,该不利影响会限制器件的速度并且增加功率消耗。

[0047] 如已经描述的,本发明提供了一种用于热处理在低温衬底上的薄膜的方法。本发明的方法还使得能够以顶栅极配置 (即,在顶上的栅极) 用最小配置来制造 TFT。两个吸收痕形成 TFT 的源极和漏极。在施加栅极氧化物和栅极前,优先热处理在两个吸收痕之间的薄膜材料。本发明的方法具有选择性固化薄膜材料而不需要在 TFT 的沟道中精确沉积该材料的效果。

[0048] 虽然参考具体的实施例示出并描述了本发明,本领域的技术人员应该明白,在不脱离本发明的精神和范围内可以进行形式和细节上的各种改变。

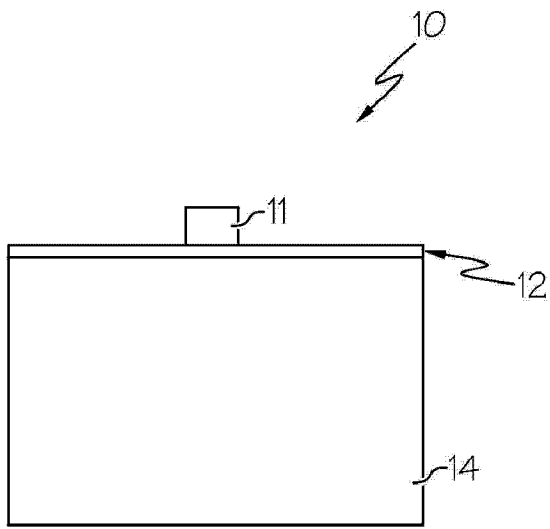


图 1A

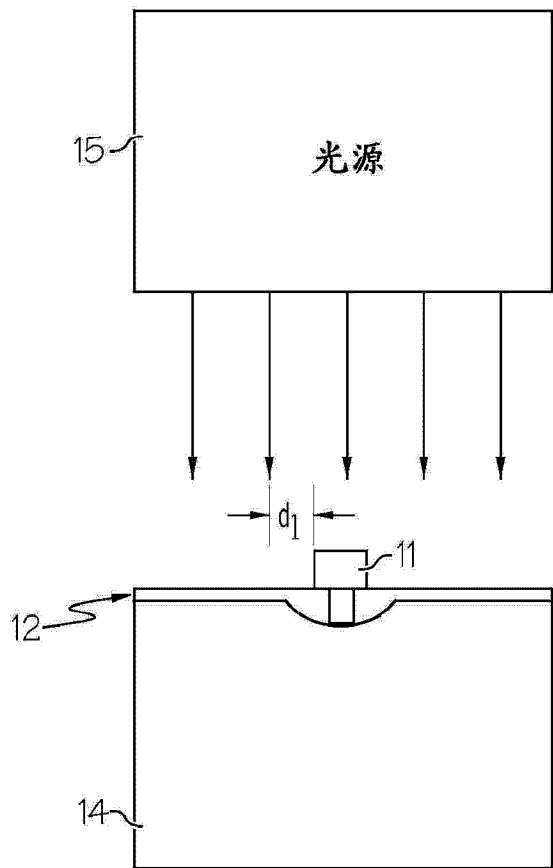


图 1B

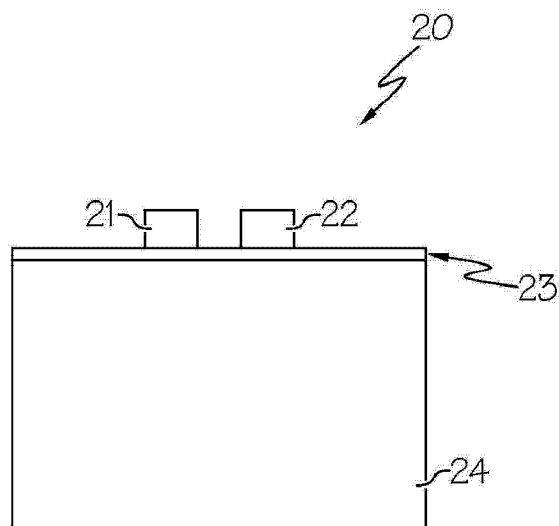


图 2A

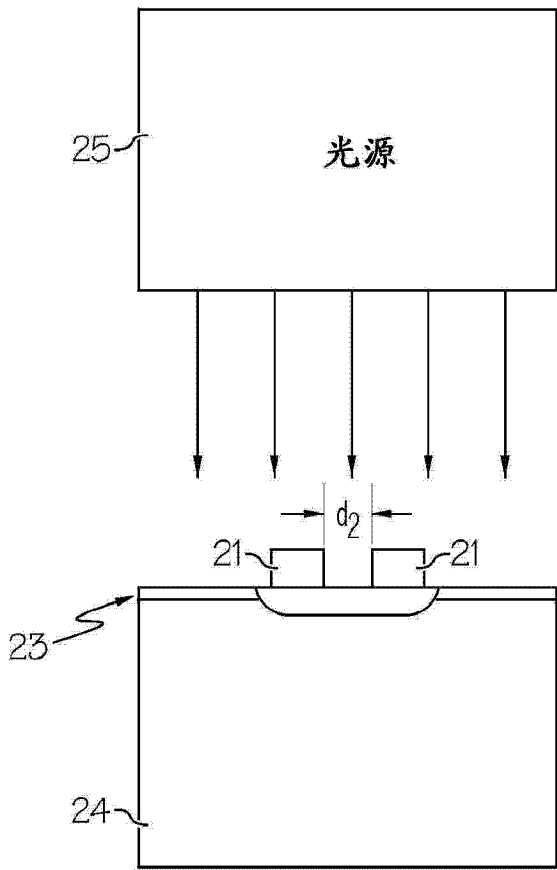


图 2B

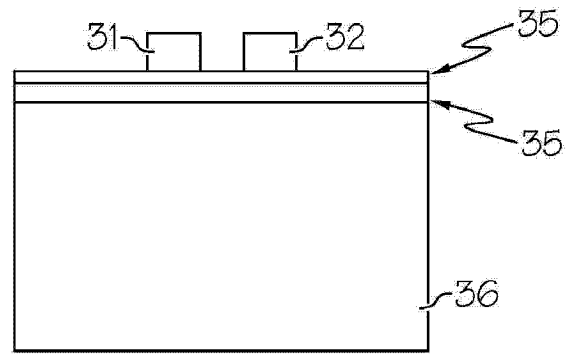


图 3A

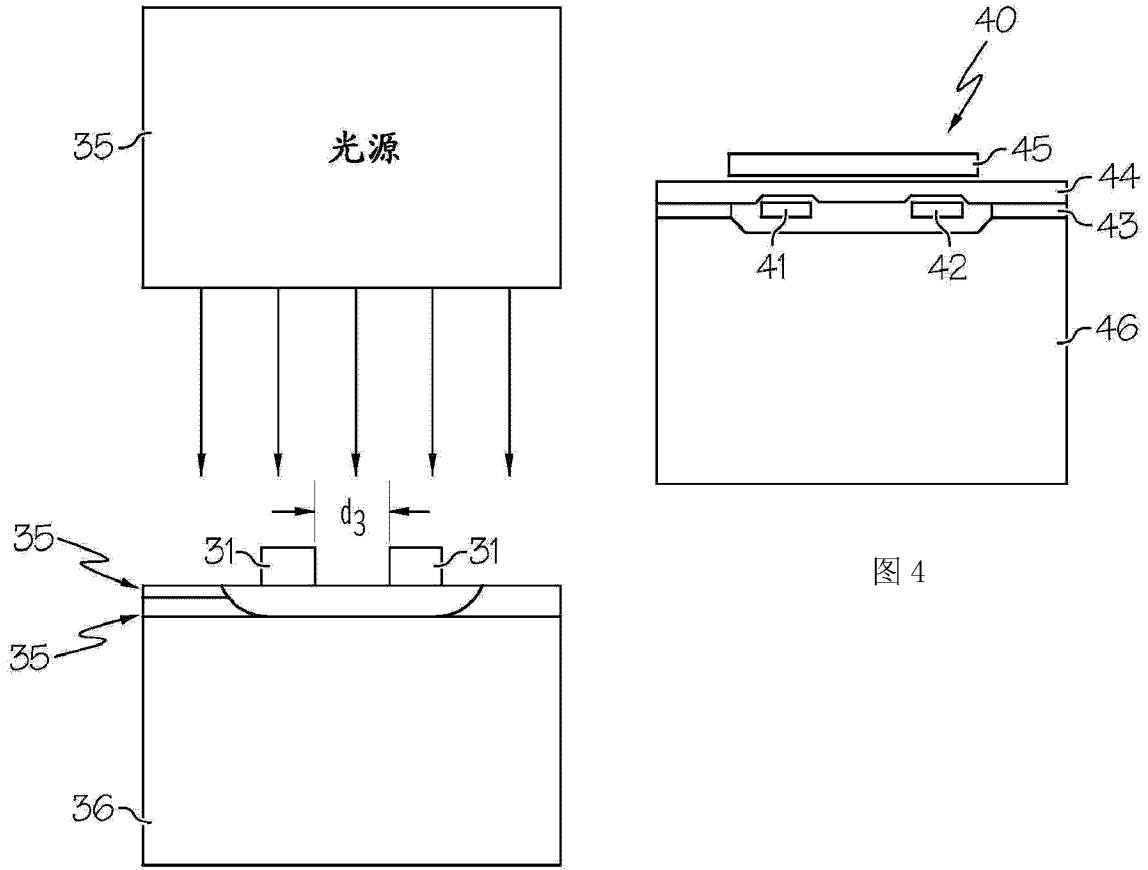


图 4

图 3B

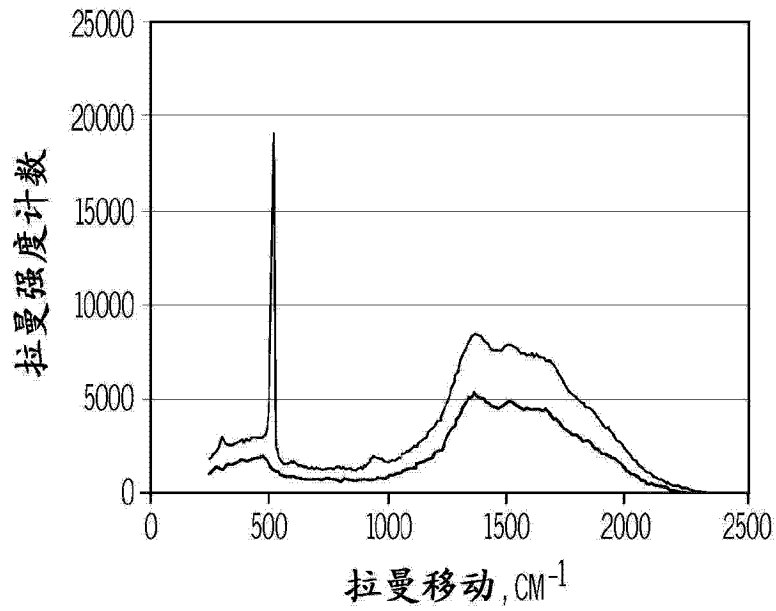


图 5

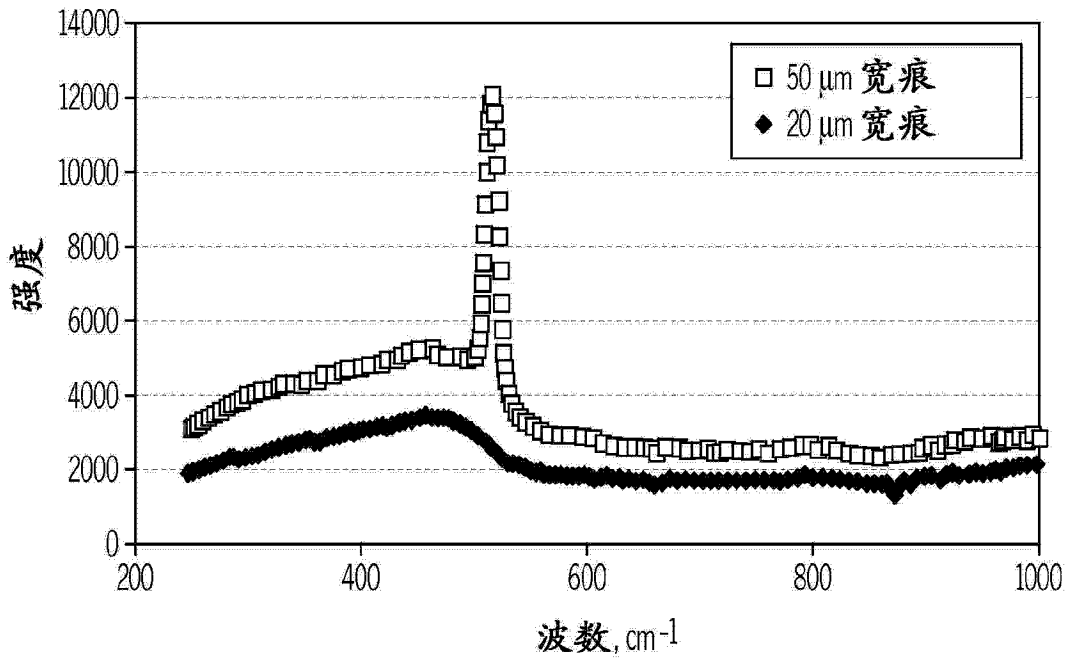


图 6

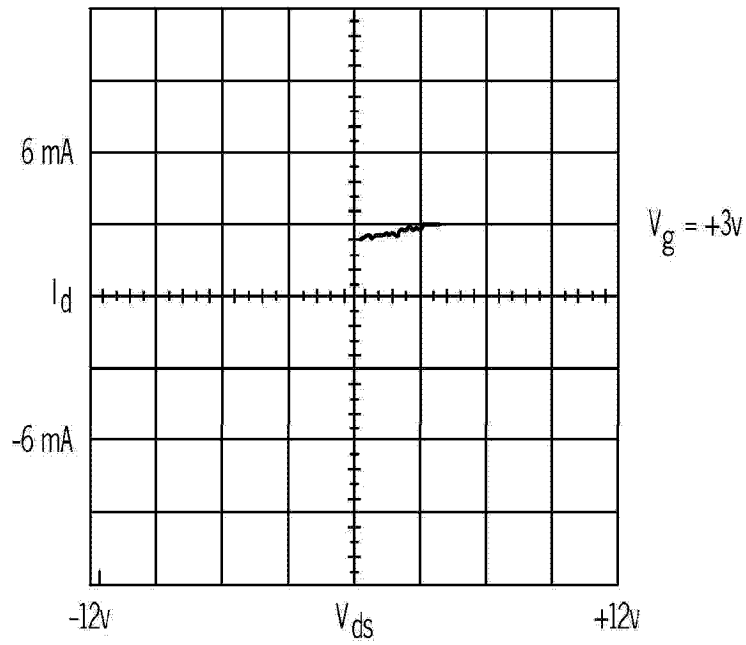


图 7